

⑨ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭62-278475

⑤ Int.Cl.⁴G 01 S 7/44
7/12

識別記号

庁内整理番号

7105-5J
6707-5J

④ 公開 昭和62年(1987)12月3日

審査請求 有 発明の数 1 (全5頁)

⑬ 発明の名称 レーダスキャンコンバータ装置

⑭ 特 願 昭61-122694

⑮ 出 願 昭61(1986)5月27日

⑯ 発 明 者 蓮 実 金 義 東京都港区芝5丁目33番1号 日本電気株式会社内

⑰ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号

⑱ 代 理 人 弁理士 内 原 晋

明 細 書

1. 発明の名称

レーダスキャンコンバータ装置

大きさの画素で構成される第二のビデオデータ信号に変換し、前記グラフィック信号を重畳し、テレビ走査の出力レーダビデオ信号を出力する映像変換手段とを備えてなるレーダスキャンコンバータ装置。

2. 特許請求の範囲

レーダ空中線から電波を放射するタイミングに同期したトリガ信号とそのときのレーダ空中線の電波の送受信の方位を示す方位信号とPPIレーダビデオ信号とを入力し、目標から反射した電波の受信方位と目標までの距離とに対応するメモリに前記PPIレーダビデオ信号を格納し、入力した同期信号に従って前記メモリから格子状に仕切られた画素に対応する第一のビデオデータ信号を出力する記憶手段と、

前記第一のビデオデータ信号を構成する画素の大きさよりも小さい画素から構成されるグラフィック信号と前記第一のビデオデータ信号と前記同期信号とを入力し、前記第一のビデオデータ信号を、前記グラフィック信号を構成する画素と同一

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明はレーダスキャンコンバータに関し、特に高精度のグラフィック画面の重畳のできるレーダスキャンコンバータ装置に関する。

〔従来の技術〕

レーダ、特に空港監視レーダ(以下ASRという)・航空路監視レーダ(以下ARSRという)などの空中線回転周期は4~10秒で、PPI走査の回数は空中線の1回転で3200~3600回程度である。このPPI走査をテレビ用画素メモリのX・Y座標に変換して格子状に区切られた画素に蓄積すると、特に空中線より隔離した周辺部に対応する表示画面では、PPI走査線の間隔が広

がって画素に書き込み抜けが生じる。

この書き込み抜け画素は表示画面にモアレ状のボタンを作り出し、しかも空中線の回転周期(例えば4~10秒)の間は同一の形状で表示されるので、表示画面で監視している場合は極めて目障りとなる。従来は、例えば1024×1024画素格子に走査変換し、ある程度のモアレ状のボタンの発生が見られたが、やむを得ず使用していた。しかし、近年レーダ画像に重畳する地図などのグラフィック図形や目標の種別表示の文字の表示品質に対する要求が厳しくなり、例えば2048×2048画素格子の表示を必要とするようになった。従来、例えば1024×1024画素格子でさえもモアレが障害となるところに、例えば2048×2048画素格子の如く画素を細かくすると、PPI走査のテレビ走査への変換において、モアレ状のボタンの抑圧をはかることが困難である。

第2図を見るに、レーダのPPI走査線 $S_1 \sim S_4$ は必ず第一の画素格子 P_1 のいずれかとの画素を通過しているので、その画素に対応する信号は走査

信号の走査数の間隔に比べて画素の大きさが小さくなるので、書き込み抜けが増大し表示面にモアレ状のボタンがあらわれレーダで監視する際に極めて見づらい表示となる点にある。従って本発明の目的は、上記問題点を解決したレーダスキャンコンバータ装置を提供することにある。

〔問題点を解決するための手段〕

本発明のレーダスキャンコンバータ装置は、レーダ空中線から電波を放射するタイミングに同期したトリガ信号とそのときのレーダ空中線の電波の送受信の方位を示す方位信号とPPIレーダビデオ信号とを入力し、目標から反射した電波の受信方位と目標までの距離とに対応するメモリの番地に前記PPIレーダビデオ信号を格納し、入力した同期信号に従って前記メモリから格子状に仕切られた画素に対応する第一のビデオデータ信号を出力する記憶手段と、

前記第一のビデオデータ信号を構成する画素の大きさよりも小さい画素から構成されるグラフィック信号と前記第一のビデオデータ信号と前記同

線に対応する走査信号から得られ、従って第一画素格子 P_1 の画素に対応するメモリには書き込み抜けがない。しかし、空中線から遠距離にある表示の周辺部(例えば第3図の情報)では、画素の大きさは同一であるがPPI走査線 $S_1 \sim S_4$ の間隔は開くので、斜線で示す画素のように書き込み抜けが生じる。ここで第4図のように画素の大きさを第2図に比べて半分にしてみると、走査線 $S_1 \sim S_4$ に対応する走査信号から第二の画素格子 P_2 のすべての画素に対応する信号が得られず、斜線で示す画素のように書き込み抜けのある画素が生ずる。

従って従来の画素では、モアレの発生しない距離でも画素の大きさを小さくすると、書き込み抜けが生じてモアレが発生する。

〔発明が解決しようとする問題点〕

本発明が解決しようとする従来の技術の問題点は上述のように、レーダ画像に重畳する地図などのグラフィック図形や目標の種別表示の文字の表示品質に対する要求が厳しくなり、画素格子の数を増大させるとメモリや表示面上のレーダビデオ

期信号とを入力し、前記第一のビデオデータ信号を、前記グラフィック信号を構成する画素と同一大きさの素で構成される第二のビデオデータ信号に変換し、前記グラフィック信号を重畳し、テレビ走査の出力レーダビデオ信号を出力する映像変換手段とを備えて構成される。

〔実施例〕

次に本発明について実施例を示す図面を参照して説明する。

第1図は本発明の一実施例の構成を示すブロック図、第2図は本発明のPPI走査で得られた信号をテレビ走査の画素に割付けたときの説明図、第5図はテレビ走査の画素のうち信号のない画素に供与する信号の説明図である。

まず、本発明の概要について説明する。

本発明のレーダスキャンコンバータ装置においては、従来のものに比べ画素の大きさを小さくし(例えば寸法を半分とし後述のグラフィック図形の精度に合わせた大きさとする)、これにグラフィック図形あるいは文字を重畳したものである。

一般にレーダの映像の方位分解能が送信ビーム幅から、距離分解能は送信パルス幅からそれぞれ得られ、従来のレーダ装置では例えば 1024×1024 の画素で表示したものがASRまたはARSRにはほぼ満足されている。しかし、これに重畳して表示するグラフィック図形あるいは文字の品質は更に高い必要があり、例えば 2048×2048 のようにレーダの映像で必要とする画素数よりも細かい画素による表示が必要である。

先に述べたように、ある一定の距離範囲において従来の画素の大きさと走査線の本数は、第2図に示す如く走査線 $S_1 \sim S_8$ に対応する走査信号から第一の画素格子 P_F では仕切られたすべての画素に対応する信号が得られるが、第3図に示す如く画素の大きさを半分にした第二の画素格子 P_E で仕切られた画素に対応する信号が走査線 $S_1 \sim S_8$ に対応する走査信号から得られない箇所を生じ、斜線で示す画素のように書き込み抜けが生じる。

その対策として、走査線 $S_1 \sim S_8$ のうち相隣る走査線に対応する走査信号の平均値などを算出し

の画素と間の画素の画素データは $(A_1 + A_2) / 2$ となる)、データ値が決定された画素が斜方向にある画素のデータは、斜方向に隣接している4個の画素データの平均値を(例えば画素データがそれぞれ A_1, A_2, B_1, B_2 の画素に囲まれた画素の画素データは $(A_1 + A_2 + B_1 + B_2) / 4$ となる)、それぞれ演算すればよい(第5図計算式参照)。

この演算処理はテレビ走査のために行う並列読出しに同期して並列処理ができるので実行が容易である。このような方法で走査変換すれば高解像度でモアレ状のバタンのない高品質のレーダ映像が、高解像度のグラフィック図形あるいは文字と共にディスプレイ上で得られる。

ここでは画面の一辺に並ぶ画素の数が 1024 または 2048 というように2のべき数で表示されている。しかし、実際には画像の縁の処理や同期処理のため若干減少することがあるが(例えば 1023 または 2045 となる)本発明の目的・本質に影響はしない。また画素の大きさは比を1対 $1/2$ とした場合の説明をしたが、必ずしもこ

新たに仮想の走査線を仮定しこの走査信号で書き込み抜けの画素に書き込む方法がある。しかし、この方法ではメモリからテレビ走査のための読出しアクセスに時間を要するため、メモリを書込みのみに専有することができなくなるので実行上は不可能となる。従って、レーダの走査変換は例えば 2048×2048 の画素へ変換するのではなく、一旦 1024×1024 の第一の画素へ変換したあと次のような補間により 2048×2048 の第二の画素へ変換する。

第5図を見るに、第一の画素格子 P_F と第二の画素格子 P_E との相対位置を、第二の画素格子 P_E の中心が第二の画素格子 P_F のいずれかの中心に合うように設定する。まず、第一の画素格子 P_F の画素と第二の画素格子 P_E の画素と中心の合致した画素は、同一の画素データとなるようにする(例えば画素データ A_1, A_2, \dots)。次に第二の画素格子 P_E 上では、かようにデータ値が決定された画素に隣接している画素のデータは隣接している画素データの平均値を(例えば画素データが A_1 の画素と A_2

の必要はなく例えば $1/2.5$ としてもよい(この場合は上述の演算方法が複雑になるだけである)。

次に本発明の一実施例についてその構成と作動を中心に説明する。

第1図を見るに本実施例は記憶手段1と、映像変換手段2と、同期信号発生部6と、ビデオメモリ7と、グラフィック発生部8とを備えている。

記憶手段1は、サンプリング部11と、ビデオメモリ12と、座標変換部13とを備え、PPIレーダビデオ信号100とトリガ信号102をサンプリング部11に入力し、トリガ信号102を基準として一般には距離分解能を損なわない程度(通常は距離分解能に対応する時間の50%~100%)の時間ごとに区切ってサンプリングし、その値すなわちサンプリングされたPPIレーダ信号を出力しビデオメモリ12に送る。一方、方位信号101とトリガ信号102とを入力した座標変換部13ではトリガ信号102から経過した時間に対応する距離と、方位信号101から得られる方位との極座標の表示から、直交座標に変換しそ

の信号を書込みアドレス信号110としてビデオメモリ12へ送る。次に、ビデオメモリ12では、書込みアドレス信号110で指定された直交座標上の位置に対応するメモリ内の番地にサンプリングされたPPIレーダビデオ信号を格納する。また、同期信号発生部6からテレビ走査の基準となる同期信号104を入力し、これに従ってメモリ内に格納されたPPIレーダ信号を読出して例えば1024×1024画素格子の第一のビデオデータ信号111が出力される。

映像変換手段2は、走査変換部21と、映像変換部22とを備え、第一のビデオデータ信号111と同期信号104とを入力し、第一のビデオデータ信号111の例えば1024×1024の画素格子よりも細かい先に述べたように例えば2048×2048の画素格子となるビデオデータ信号を形成する。ディスプレイに表示させるグラフィック図形または文字の信号はグラフィック発生部8から出力され、一旦ビデオメモリ7に格納される。格納されたグラフィック図形または文字は同期信号

104に対応して読出され、走査変換部21で先に述べた例えば2048×2048の画素格子となるビデオデータ信号と重畳され、第二のビデオデータ信号112となって映像変換部22に入力される。映像変換部22では、各画素に対応したデジタルデータとなっている第二のビデオデータ信号112を変換して、ディスプレイに応じた出力レーダビデオ信号103を出力する。

以上説明したようにこの方法によれば、レーダビデオ信号は精度の高い高品質のグラフィック図形または文字の信号に重畳して表示することが可能となり、細くなった画素についても書込み抜けがなくモアレ状のバタンの抑圧ができるようになる。なお、ここでは同期信号104はビデオメモリ12と走査変換部21と映像変換部22とビデオメモリ7に入力しており、それぞれの構成素子の中でその動作に必要な信号を出力する。しかしこれらの信号をあらかじめ同期信号発生部6から供給できるようにしてもよい。

〔発明の効果〕

以上詳細に説明したように本発明のレーダスキャンコンバータ装置は、レーダのビデオ信号の各画素に格納されたビデオデータ信号を高品質の映像とするためさらに細かい画素に割当ててに当たって、この処理前の画素に割当てられた信号レベルから簡単な平均値をさらに細かい画素ごとに並列に演算を行なうことができるようにしたので、レーダのビデオデータの画像とグラフィック図形文字とが書込み抜けのないように重畳でき、モアレ状のボタンが抑圧できるという効果がある。

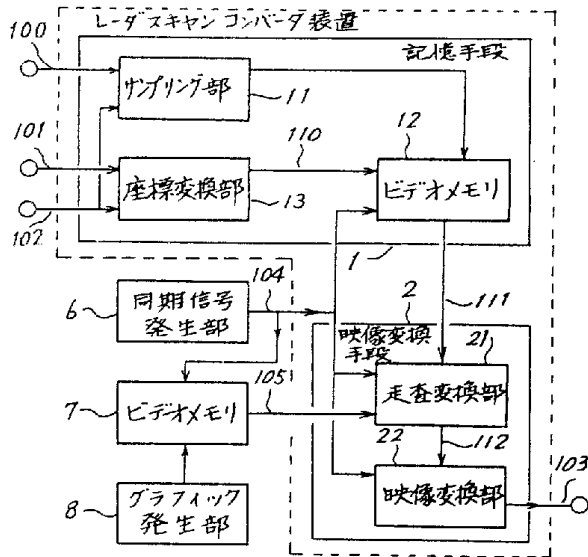
1……記憶手段、2……映像変換手段、6……同期信号発生部、7……ビデオメモリ、8……グラフィック発生部。

代理人 弁理士 内 原

晋

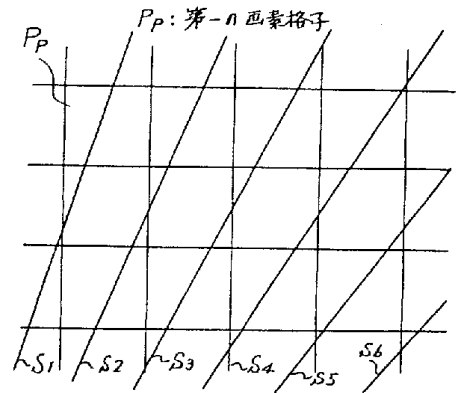
4. 図面の簡単な説明

第1図は本発明の一実施例の構成を示すブロック図、第2図は従来の技術によるPPI走査で得られた信号をテレビ走査の画素に割付けたときの説明図、第3図は本発明のPPI走査の遠距離部分で生じる書込み抜けの説明図、第4図は画素の大きさを半分にしたときに生じる書込み抜けの説明図、第5図はテレビ走査の画素のうち信号のない画素に供与する信号の説明図。

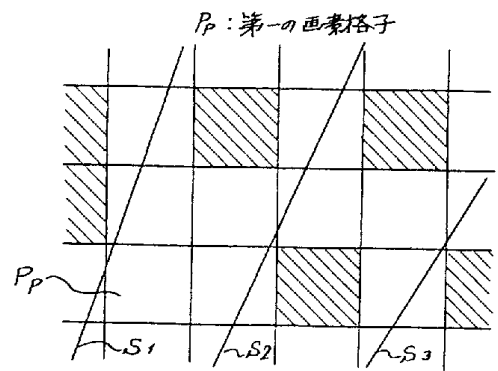


100: PPFレダビデオ信号
101: 方位信号
102: トリガ信号
103: テレ走査の出力レダビデオ信号
104: 同期信号
105: グラフィック信号
110: 書込アドレス信号
111: 第-nビデオデータ信号
112: 第二のビデオデータ信号

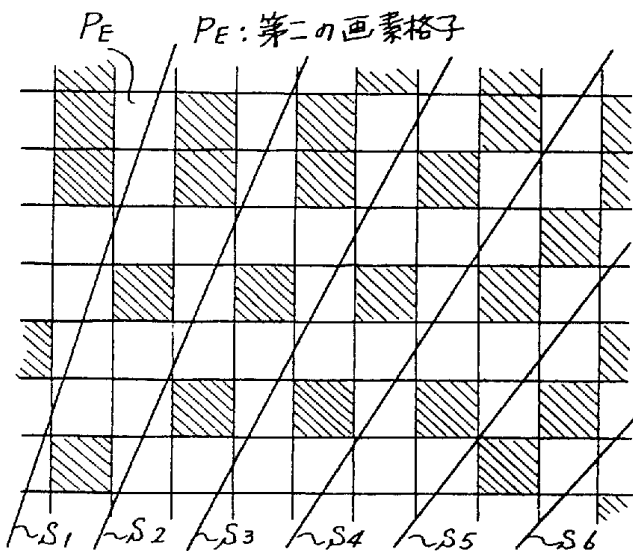
第 1 図



第 2 図

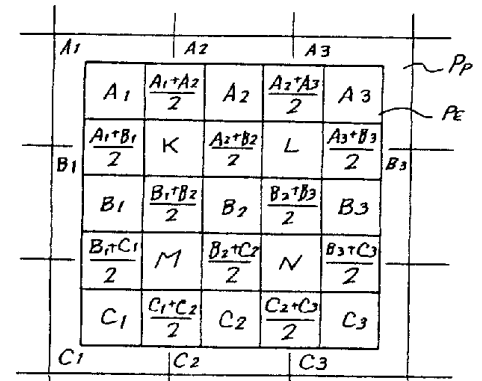


第 3 図



第 4 図

P_p : 第-n画素格子
 P_e : 第二の画素格子
 A_1, A_2, \dots, C_3 : 画素データ
 $K \sim N$: 画素データ



(画素データ $K \sim N$ の計算式)

$$K = \frac{A_1 + A_2 + B_1 + B_2}{4}$$

$$L = \frac{A_2 + A_3 + B_2 + B_3}{4}$$

$$M = \frac{B_1 + B_2 + C_1 + C_2}{4}$$

$$N = \frac{B_2 + B_3 + C_2 + C_3}{4}$$

第 5 図